

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-196961

(43)Date of publication of application : 14.07.2000

(51)Int.Cl.

H04N 5/335

H01L 27/146

(21)Application number : 10-374031

(71)Applicant : CANON INC

(22)Date of filing : 28.12.1998

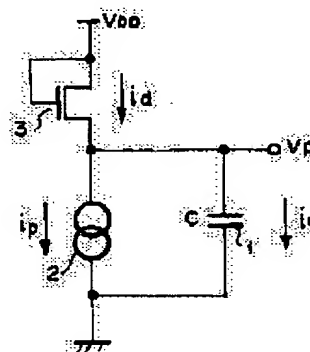
(72)Inventor : HOSHI JUNICHI

(54) IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an image pickup device of a high quality picture adapted to human eyes by allowing a nonlinear resistant element to nonlinearly converting the electric charge of optical signals stored in photoelectric conversion elements in the storing period of photoelectric conversion elements.

SOLUTION: In the image pickup device having the photoelectric conversion elements 1, 2 and the nonlinear resistant element 3 connected to the elements 1, 2, the element 3 nonlinearly converts the electric charge of the optical signals stored in the elements 1, 2 in the storing period of the elements 1, 2. In this image pickup device, reset of each photoelectric conversion cell, reading of noise and signals and control of photoelectric conversion are executed by a vertical register and control of a noise removing and memory part formed of a noise removed signal storage constitution part is executed by a horizontal shift register. Then, a signal is amplified by an amplifier to be converted into a digital signal through an AGC and an A/D converter.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

D

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開 2000-196961

(P 2000-196961A)

(43)公開日 平成12年7月14日(2000.7.14)

(51)Int. Cl. ⁷	識別記号	F I	テーム(参考)
H 0 4 N	5/335	H 0 4 N	E 4M118
H 0 1 L	27/146	H 0 1 L	U 5C024
			A

審査請求 未請求 請求項の数 1 2

O L

(全 9 頁)

(21)出願番号 特願平10-374031

(22)出願日 平成10年12月28日(1998.12.28)

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 星 淳一

東京都大田区下丸子3丁目30番2号 キャノ
ン株式会社内

(74)代理人 100065385

弁理士 山下 穰平

F ターム(参考) 4M118 AA02 AA10 AB01 BA14 CA03

DD09 DD12 FA06 FA14 GC08

5C024 AA01 CA05 CA15 CA21 FA01

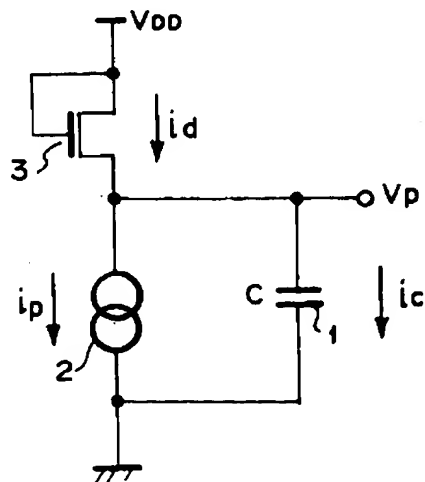
GA01 GA31 HA10

(54)【発明の名称】撮像装置

(57)【要約】

【課題】 人間の眼に適応した高画質の撮像装置を得る。

【解決手段】 光電変換素子 1, 2 と該光電変換素子に接続される非線型抵抗素子 3 とを画素内に有する撮像装置であって、非線型抵抗素子 3 は、光電変換素子の蓄積期間中に光電変換素子中に蓄積する光信号電荷を非線型変換する。



【特許請求の範囲】

【請求項1】 光電変換素子と該光電変換素子に接続される非線型抵抗素子とを画素内に有する撮像装置であって、前記非線型抵抗素子は、前記光電変換素子の蓄積期間中に前記光電変換素子中に蓄積する光信号電荷を非線型変換する撮像装置。

【請求項2】 少なくとも、複数の光電変換素子と、該複数の光電変換素子にそれぞれ接続される複数の非線型抵抗素子と、前記複数の光電変換素子からの信号を増幅する増幅手段とで単位セルが構成され、該増幅手段は前記複数の光電変換素子間で共有されている撮像装置であって、前記非線型抵抗素子は、前記光電変換素子の蓄積期間中に前記光電変換素子中に蓄積する光信号電荷を非線型変換する撮像装置。

【請求項3】 請求項1又は請求項2に記載の撮像装置において、得られた光電変換特性の少なくとも一部に対数圧縮型の領域を有し、該領域の傾きは2.8V/20dB以上であることを特徴とする撮像装置。

【請求項4】 請求項1又は請求項2に記載の撮像装置において、前記非線型抵抗素子は負荷MOSFETであることを特徴とする撮像装置。

【請求項5】 請求項4に記載の撮像装置において、前記負荷MOSFETのサブスレッショルド特性を代表するnファクタの値は、

【数1】

$$\frac{2.8}{\left(\frac{kT}{q}\right)} \times 1n10$$

以上であることを特徴とする撮像装置。

【請求項6】 請求項1又は請求項2に記載の撮像装置において、得られた光電変換特性の少なくとも一部に対数圧縮型の領域を有し、該対数圧縮型の特性が該光電変換特性の高域側に有ることを特徴とする撮像装置。

【請求項7】 請求項6に記載の撮像装置において、前記対数圧縮型の特性が始まる電圧が、前記非線型抵抗素子である負荷MOSFETのスレッショルド電圧で決められることを特徴とする撮像装置。

【請求項8】 請求項4に記載の撮像装置において、前記負荷MOSFETは強い光が照射された場合に発生する過剰な電荷を逃がすオーバーフロートレインとして働くことを特徴とする撮像装置。

【請求項9】 請求項1又は請求項2に記載の撮像装置はCMOSセンサーであることを特徴とする撮像装置。

【請求項10】 請求項2に記載の撮像装置において、前記光電変換素子及び前記増幅手段の制御電極をリセットするためのリセット手段を前記非線型抵抗素子が兼ねることを特徴とする撮像装置。

【請求項11】 光電変換素子と該光電変換素子に接続される非線型抵抗素子とを画素内に有する撮像装置であ

って、得られた光電変換特性の少なくとも一部に対数圧縮型の領域を有し、該領域の傾きは2.8V/20dB以上であることを特徴とする撮像装置。

【請求項12】 光電変換素子と該光電変換素子に接続される非線型抵抗素子とを画素内に有する撮像装置であって、前記非線型抵抗素子は負荷MOSFETであり、前記負荷MOSFETのサブスレッショルド特性を代表するnファクタの値は、

【数2】

$$\frac{2.8}{\left(\frac{kT}{q}\right)} \times 1n10$$

以上であることを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は撮像装置に係わり、特に光電変換特性が非線型な撮像装置に関する。本発明は画素間で増幅手段（アンプ）を共有する撮像装置に好適に用いられるものである。

【0002】

【従来の技術】従来の固体撮像装置は、主に単結晶シリコン基板上に形成されているために、光電変換素子はp-n接合を有する逆バイアスされたダイオード（ホトダイオード）あるいは表面電極によって形成されたポテンシャルウェル（ホトゲート）等が用いられる。これらの光電変換素子の光電変換特性は、下は数個の光キャリアである電子から、上は数万個の電子を検知する特性となっている。光電変換特性は、光子1個に対して光キャリア1対（電子とホール）が生成され、また蓄積された電荷は光電変換素子のコンデンサ容量によって電荷-電圧変換されるために、基本的に線型な特性を示す。光電変換特性のダイナミックレンジは約4桁であり、光電変換特性のS/N比は高域側で大きく（≦10,000）、低域側で小さく（≧1）になっている。

【0003】しかし、人間の眼はコントラストを重視するようにできており、1.5%以下の照度差では両者を識別することは困難である。従って人間が撮像装置の出力特性を直視するような系においては、光電変換特性の高域側の特性は無駄なものとなり、低域側の特性は不満足なものとなっている。

【0004】これらの理由により、近年、対数圧縮型の撮像装置が注目を浴びている。対数圧縮方法には、大別してダイオードの順方向電流を利用したもの、MOSFETのサブスレッショルド特性を利用したものがある。特に後者は光電変換素子との相性が良いため、よく研究されている。

【0005】MOSFETのサブスレッショルド特性を利用した撮像装置の例には、①映像メディア学会誌Vol

52, No. 2 pp214(1998)、② ISSCC98 FA11.5:A256×256 CMOS Imaging Array With Wide Dynamic Range Pixels and Column-Parallel Digital Output、③ 特開平5-167848号公報、④ 特開平5-347515号公報等に開示されたものがある。

【0006】CMOSセンサにおいては、図7に示すように、ホトダイオード101あるいは増幅手段であるソースフォロワンプ102にリセットを行うためのMOSFET104が接続されているために、対数圧縮は、新たなデバイスを追加することなく、実現可能となっている。即ち、リセットMOSFETに相当するMOSFET104がサブスレッショルド特性を示すような領域で使用する限り、前記①の映像メディア学会誌で指摘されているように、光電流は対数圧縮されて出力される。

【0007】また、サブスレッショルド特性を示すMOSFET104は、必ずしもアクティブである必要はなく、上記④の特開平5-347515号公報に示したようなゲートとドレインをショートしたロード（負荷）MOSFETであっても構わない。ただし、リセットMOSFETとしては使用できなくなるために、リセットMOSFETを負荷MOSFETと並列に新たに設けることが求められる。

【0008】また、上記②に示されるように、リセットMOSFET104のゲートに、あるタイミングで電圧 ϕ_{RES} を印加し、間欠的に開閉させることによって対数圧縮は可能である。

【0009】また、画素数が増加した場合に有効な、画素間で増幅手段を共有した撮像装置には、例えば特開昭63-100879号公報、特開平9-46596号公報等がある。

【0010】図8に4画素で増幅手段（アンプ）を共有した例を示す。同図に示すように、単位セルは、4つのホトダイオード111-1～111-4、ホトダイオード111-1～111-4で共有されるソースフォロワンプ112、ソースフォロワンプ112のゲートに4つのホトダイオード111-1～111-4からの信号電荷が混じり合わないよう両者間に設けられた転送ゲート115-1～115-4、リセット用のMOSFET114、単位セルを選択するMOSFET113から構成されている。

【0011】

【発明が解決しようとする課題】しかし、一般に対数圧縮型センサは通常の線型なセンサに比べると画質がよくない傾向がある。

【0012】前述のように線型なセンサにおいても低域側のS/Nは充分ではないが、従来の対数圧縮型センサにおいては、その目的がダイナミックレンジの拡大であり、従って広範な光量に対してその光電変換特性を設定したために、高域側のS/N比が犠牲になりがちであった。しかも線型なセンサにおいてはでき得る限りゲイン

等を調節して、高域側で使用するようにシステム側で組まれているために、高域側のS/N比について対数圧縮型センサと線型なセンサとの差は歴然であった。

【0013】また、撮像装置は一般に常温で使用されるために、熱雑音の影響を受ける。この常温で動作するためにはその論理レベルは少なくとも、 $kT \ln 2 / q$ (V) 程度は必要であると言われている。

【0014】これは数十mVのオーダーであるが、前述の線型なセンサにおいても充分大きな値である。即ち、光電変換素子に印加されるバイアスは数V程度であり、従ってノイズレベルは数V/10、000でコンマ数mV程度であることが求められる。しかし実際には熱雑音に由来するランダムノイズの大きさは前述のように数十mVオーダーであり、S/N比に対するランダムノイズの影響が非常に大きいものであることが判る。

【0015】また図8から判るように、画素間でアンプを共有した系においては、リセットMOSFET114がアンプ112側に設けられているために、各ホトダイオード111-1～111-4の信号を対数圧縮することは、転送ゲート115-1～115-4が閉じている蓄積期間中に行うことができない。

【0016】従って転送ゲート115が開く信号転送時に行うことになるが、転送時に流れる信号電流は、アンプ112のゲート容量を充電する電流であり、従って必ずしも定常電流ではない。これは前述の文献①中の(1)式に示した仮定が成立たなくなること示しており、この理由により対数圧縮の原理が不成立となってしまう。

【0017】また、転送時にリセットMOSFET114のゲートを間欠的に開くことで対数圧縮することも可能であるが、転送時間が約1 μ secと短かく、また充電電流が非定常であることから、そのタイミングは非常にクリティカルなものとなってしまう、事実上、使用ができない。

【0018】

【課題を解決するための手段および作用】本発明の撮像装置は、光電変換素子と該光電変換素子に接続される非線型抵抗素子とを画素内に有する撮像装置であって、前記非線型抵抗素子は、前記光電変換素子の蓄積期間中に前記光電変換素子中に蓄積する光信号電荷を非線型変換する撮像装置である。

【0019】また本発明の撮像装置は、少なくとも、複数の光電変換素子と、該複数の光電変換素子にそれぞれ接続される複数の非線型抵抗素子と、前記複数の光電変換素子からの信号を増幅する増幅手段とで単位セルが構成され、該増幅手段は前記複数の光電変換素子間で共有されている撮像装置であって、前記非線型抵抗素子は、前記光電変換素子の蓄積期間中に前記光電変換素子中に蓄積する光信号電荷を非線型変換する撮像装置である。

【0020】本発明の撮像装置の光電変換特性は、人間

の眼の特性を考慮し、線型でなく、非線型であり、対数圧縮型センサのそれに近いものとする。感度の調節は他の手段、例えば電子シャッター（露光時間）等でも調節可能であるため、広いダイナミックレンジは必ずしも必要ではない。

【0021】対数圧縮センサの画質の改善は、そのダイナミックレンジを狭くすることによって行う。即ち、室温では $kT \ln 2 / q$ の値は 17.9 mV であり、これが $1.5\% = 0.129 \text{ dB}$ の照度差の場合に論理レベルとして確定すれば良いことから、対数圧縮型の部分の光電変換特性の傾きの部分を $2.8 \text{ V} / 20 \text{ dB}$ とする。

【0022】これにより本発明の撮像装置は通常の数Vの印加電圧ではダイナミックレンジは1～2桁となるが、その代わり微妙な色調の差が表現可能なものと成る。また充分に大きく取った雑音許容度と対数圧縮により、各種ノイズの対策が容易となることも色調の向上に寄与する。

【0023】通常の画像においては、注目している物体の輝度差は人間の眼が感知する～8桁という広いダイナミックレンジほどは広くはない。

【0024】また、本発明の低域側（黒レベル）は通常の線型センサと同様にノイズに埋もれてしまうが、これは通常の画像モニタの反射率が約5%もあることを考え*

$$i_d = i_{d0} \exp \left\{ \frac{q}{nkT} (V_a - V_s - V_T) \right\} \quad \dots (3)$$

V_s : 負荷MOSFETのソース電圧

V_T : 負荷MOSFETのスレッシュヨルド電圧

が成立つ。

【0030】この系を蓄積期間中の境界条件 $V_p (t = \infty)$

$$V_p \simeq V_{DD} - V_0 \cdot \log (i_p / i_0) \quad \dots (4)$$

となり、対数圧縮されることが分かる。

【0032】ここで V_0 , i_0 は、

【0033】

【数5】

$$V_0 = nkT / q \quad \dots (5)$$

【0034】

【数6】

$$i_0 = i_{d0} \exp (-V_T / V_0) \quad \dots (6)$$

である。

★40 【数7】

$$V_p = -V_0 \cdot \log \left\{ \frac{\frac{i_p}{i_0} \exp \left(-\frac{V_{DD}}{V_0} \right)}{\left(\frac{i_p}{i_0} - 1 \right) \exp \left(-\frac{i_p}{CV_0} t \right) + 1} \right\} \quad \dots (7)$$

となる。

【0039】式(7)の V_T 依存性は実施例で具体的に説明を行う。

【0040】

【実施例】以下、本発明の実施例について図面を用いて

＊と、特に問題ではない。また高域側（白レベル）は線型センサと比べるとつぶれ易くなるが、ゲインコントロールを注目している物体に合わせることで問題とはならない。むしろブルーミング、スミア等、副作用の出ない耐光量性が求められる。本発明においては、その対策を効率的に行うことができる。

【0025】また光電変換特性の高域側のみを対数圧縮化することによって銀塩フィルムの有するS字特性をも本発明を用いることで実現可能である。

10 【0026】また複数の光電変換素子間でアンプを共有した系においては、光電変換素子に負荷MOSFET等の非線型抵抗を各々接続することによってその対数圧縮を実現する。

【0027】以下に式を用いてその原理を説明する。

今、簡単のために図1に示したような1つのホトダイオードと1つの非線型抵抗の系を考える。

【0028】容量1と定電流電源2はホトダイオードを等価回路で表現したものである。今簡単のために容量1は一定値C(F)としてある。 i_p は受光により発生する光電流(A)を表現している。3は負荷MOSFETから成る非線型抵抗であり、

【0029】

【数3】

※0) = V_{DD} で解くと、 $t \gg 0$ で

【0031】

【数4】

★【0035】注意すべきは本発明は上述の①の文献に記載された定電流モードではなく、蓄積モードで対数圧縮を行っている点である。

【0036】また、本発明は負荷MOSFETのスレッシュヨルド電圧 V_T の値を変えることによって、対数圧縮が始まる点を任意に設定することもできる。

【0037】式(3)を境界条件で解くと、

【0038】

詳細に説明する。

【0041】本発明の撮像装置の一実施例である、4画素毎に共通アンプを有するCMOSセンサの単位セルの等価回路図を図2に示す。

50 【0042】単位セルは大きさ $8 \mu\text{m}$ 角の画素4つから

成り、 $16\mu\text{m}$ 角の大きさである。セルは $0.4\mu\text{m}$ ルールのCMOSプロセスによって形成されている。

【0043】図2において、21-1~21-4はホットダイオードであり、その容量は約 10fF である。22は増幅手段であるソースフォロワンプであり、転送ゲート25-1~25-4を介してホットダイオード21-1~21-4と接続されている。23はソースフォロワンプ22の各行を選択するための選択MOSFETであり、ソースフォロワンプ22のゲート電極中の信号電荷情報は、選択MOSFET23を通して電流の形で垂直信号線26から読出される。24はゲート電極をリセットするためのリセットMOSFETである。

【0044】ホットダイオード21-1~21-4はそれぞれ $L=0.4\mu\text{m}$ 、 $W=1.6\mu\text{m}$ 、 $V_T=1.0\text{V}$ 、 $V_0=47.78\text{mV}$ 、 $i_{d0}=6.526\mu\text{A}$ の負荷MOSFET29-1~29-4によって電源電圧 $V_{DD}=3.5\text{V}$ と接続されている。

【0045】負荷MOSFET29-1~29-4は $t=30\text{msec}$ の蓄積期間中にホットダイオード中の蓄積電荷である電子を電源 V_{DD} へ逃がす働きを有する。

【0046】まずリセットMOSFET24によってソースフォロワンプ22のゲート電極及び各ホットダイオード21-1~21-4の電位が V_{DD} にリセットされた後に、各転送ゲート25-1~25-4を閉じて蓄積が始まる。ホットダイオード21-1~21-4に入射した光は信号電荷である電子を発生させ、徐々にホットダイオード電圧 V_p が低下していく。

【0047】それと共に負荷MOSFET29間に印加される電圧が増加し、負荷MOSFET29のチャネルコンダクタンスが増加し、それに比例した電流が流れるようになる。そして式(4)を用いて説明した原理に従って対数圧縮作用がホットダイオード電圧 V_p に対して働く。

【0048】蓄積時間 $t=30\text{msec}$ が終了した後に、ホットダイオード21-1~21-4中に蓄積した信号電荷は、転送ゲート25-1~25-4を通してソースフォロワンプ22のゲートへと運ばれる。

【0049】図3に本実施例の式(7)によって計算した光電変換特性を示す。

【0050】本実施例は $V_T=1.0\text{V}$ であるので、光電流 i_p が 10^{-14}A 以上で対数圧縮特性を示すことが判る。また本実施例ではダイナミックレンジは非常に広く、5桁以上が確保されている。

【0051】また本発明の他の実施例として、途中まで線型特性を示し、途中から対数圧縮型特性を示す例を挙げる。図2に示した回路構成はそのまま、負荷MOSFET29の V_T を 4.0V とした場合である。

【0052】図4に同様に式(7)によって計算した光電変換特性を示す。図4によれば 10^{-12}A 近傍までは線型特性を示し、その後は対数圧縮型に移行するこ

とが判る。

【0053】本実施例によれば光電変換特性は銀塩フィルムに見られるS字カーブの特性に近いものになっている。

【0054】またホットダイオードの飽和する電圧 $V_{DD}=3.5\text{V}$ に近い領域で、ホットダイオード中の信号電荷である電子を電源 V_{DD} に逃がす働きを有することから、前述したブルーミング等を防止するオーバーフローレインとしての働きを有することが期待できる。

10 【0055】図5に本実施例の単位セルの概略断面図を示す。

【0056】シリコンCZN(100)基板51上に形成された深さ $2\mu\text{m}$ のpウェル52の中に、光電変換部であるホットダイオードの一方の半導体領域である深さ $0.45\mu\text{m}$ の n^+ 拡散層54が形成されている。

20 【0057】 n^+ 拡散層54はシリサイドで形成されたゲート長 $0.4\mu\text{m}$ のゲート電極56を介して他の n^+ 拡散層55に接している。拡散層55からは金属電極57が引出されており、ゲート電極56と図示しない電源 V_{DD} に接続されている。

【0058】ホットダイオードを構成する n^+ 拡散層54、pウェル52には図示しない転送ゲートを介して逆バイアス電圧が印加されており、 n^+ 拡散層54、pウェル52のp-n接合は逆バイアスされている。その結果、キャリアの存在しない空乏層がp-n接合をはさんで広がっており、そこに遮光膜58を通過して入射した光が当たると、キャリア対が発生する。発生した電子は n^+ 拡散層54に、ホールはpウェル52を介して外方へと輸送される。

30 【0059】蓄積した電子は最もポテンシャル障壁の低い所を通って逃げようとするが、一番障壁が低い部分は通常の転送MOSFETのチャネルではなく負荷MOSFETに相当するゲート電極56下のチャネルである。ゲート電極56下のチャネルはサブスレッショルド特性を示す状態に有り、従って容易に蓄積電荷である電子を電源 V_{DD} に運び去る。

【0060】本実施例は通常の線型特性を示すセンサとは異なり、転送MOSFETを通して蓄積した電荷がソースフォロワンプ側にもれ出ることなく、耐ブルーミング性、耐光性が向上する。

【0061】また、本発明の更なる他の実施例である撮像装置を以下に示す。

【0062】本実施例の画素部の単位セルは図2に示した構成と同様ではあるが、CMOSセンサを構成する製造プロセス条件及びデバイスパラメータが異なる。即ち、pウェル濃度は 10^{18}cm^{-3} と高濃度であり、また非線型抵抗である負荷MOSFET29のゲート酸化膜厚は $1.5\mu\text{m}$ と厚い。

【0063】式(5)中の n は n ファクタと呼ばれ、

50 【0064】

【数8】

$$n = 1 + \frac{C_{\text{DEF}}}{C_g} \quad \dots (8)$$

と表わされる。ここで C_{DEF} は空乏層の容量であり、 C_g はゲート容量である。

【0065】容量 C_{DEF} は単位面積当り $1.42 \times 10^{-7} \text{F/cm}^2$ であるのに対して、ゲート容量 C_g は $2.36 \times 10^{-9} \text{F/cm}^2$ と約2桁小さいために n ファクタは61.2という大きな値となる。

【0066】この大きな n ファクタは式(5)から判る*10

$$S = \frac{V_0}{\log_{10} e} = V_0 \cdot \ln 10 \quad \dots (9)$$

で表わされる。

【0069】今、 $V_0 = 1.58 \text{V}$ であるから S の値は $3.63 \text{V}/20 \text{dB}$ となる。

【0070】本実施例によれば前述したように、熱雑音に埋もれることなく、人間の眼が検出可能な1.5%の※

$$n \geq \frac{2.8}{\left(\frac{kT}{q} \right) \times \ln 10} \quad \dots (10)$$

と選んだことによって達成されている。

【0072】図6に本発明の更なる他の実施例である、4画素毎に共通アンプを有するCMOSセンサの単位セルの等価回路図を示す。また以下にその動作原理を示す。

【0073】まず各MOSFET 69-1~69-4のゲート電極に接続されている ϕ_{RES} 配線に正の電圧を印加し、各MOSFET 69-1~69-4を導通させ、各ホトダイオード61-1~61-4を V_{DD} 電源に接続させることでホトダイオード61-1~61-4中に有る電荷をリセット除去する。

【0074】次いで各転送ゲート65-1~65-4を開けることによって、ソースフォロワアンプ62と各ホトダイオード61-1~61-4を接続させ、間接的に V_{DD} 電源と接続させることで、ソースフォロワアンプ62のゲート電位をリセットする。

【0075】次いで各転送ゲート65-1~65-4を閉じ、 ϕ_{RES} 配線を V_{DD} 電源と同じ電位に保つことで、各MOSFET 69-1~69-4を負荷MOSFETとして働くようにする。その際、MOSFET 69-1~69-4はサブスレッショルド特性を示すように、その V_{TH} は高め($>V_{\text{DD}}$)に設定しておく。これで光信号の蓄積が始まる。

【0076】ある一定時間の経過後、いずれかの画素の転送ゲートのゲートを開いて蓄積した光信号電荷をソースフォロワアンプ62のゲート電極へと転送する。その際、光信号電荷は前述のように式(7)に示した働きにより対数圧縮されている。次いで ϕ_{SEL} により選択MO

*ように V_0 を大きな値(1.58V)とする。この大きな V_0 の値は式(4)の対数圧縮部分の光電変換特性の傾きを大きくさせる。

【0067】今、光電流 i_p が1桁増加した場合の、光出力電圧 $V_{\text{DD}} - V_p$ の増加分を S とすれば

【0068】

【数9】

※コントラスト比を充分に検出することができる。これは n ファクタを

【0071】

【数10】

SFET 63を開いて信号を電流の形で垂直信号線66から読出す。次いで、MOSFET 63を閉じ、いずれかの画素のMOSFET 69に正の電圧を印加し、ホトダイオード61及びソースフォロワアンプ62のゲートを V_{DD} でリセットする。その後転送ゲート65-1~65-4を閉じ、MOSFET 69-1~69-4のゲート電位を V_{DD} にして負荷MOSモードとした後に、他の画素の信号を同様にして読出す。

【0077】本実施例においては図2に示したリセットMOSFETが不要となり、またセル内の負荷MOSFETに相当するMOSFETのゲートとドレイン間の接続が不要となり、またセル間の水平方向の配線も6本(上下2本の ϕ_{RES} は1本化が可能)であるため、更にレイアウト的に有利となる。

【0078】また本発明の非線型抵抗は何も負荷MOSFETに限るものではなく、公知のダイオードの順方向特性を利用したものでも良い。ただし、一般にダイオードの n ファクタは小さいため、式(10)を満足させるためにはシリコン以外の材料を用いることが望ましい。

【0079】図9は単位セル及び信号読出し回路の概略的構成図である。単位セルの構成は図2に示した構成と同様である。図9の単位セルSは、4つの光電変換部と1つの共通アンプから構成され、例えば図1の光電変換部a11、a12、a21、a22にはカラーフィルタR1(赤)、G1(緑)、G2(緑)、B2(青)が設けられ、各光電変換部からR1信号、G1信号、B2信号、G2信号が共通アンプA1から垂直出力線を介して出力される。また共通アンプA1からはリセット後のノイズも垂

直出力線を介して出力される。すなわち、光電変換部から信号が増幅手段の入力部（ゲート）に転送される前に配線 ϕ_{RES} に印加されるリセット信号によりリセット手段24がオン状態となり増幅手段22の入力部がリセットされ、ノイズとしてセレクト手段23を介して垂直出力線26に送られる。

【0080】100は信号蓄積用の容量 C_S 、ノイズ蓄積用の容量 C_N 、容量切替え用のトランジスタM1、M2、および信号出力用のトランジスタM3、M4で構成される信号蓄積構成部である。1つの垂直出力線にはトランジスタM1、M2を介して信号蓄積用の容量 C_S とノイズ蓄積用の容量 C_N が並列に設けられている。容量 C_S に蓄積された信号と容量 C_N に蓄積されたノイズとは水平シフトレジスタ（H・SR）13によって制御されるトランジスタM3、M4が同時にオンして各水平出力線に読み出されて、減算アンプ10で信号からノイズが除去され、AGC（オートゲインコントロール）11、A/Dコンバータ12を経てデジタル信号に変換される。水平出力線は ϕ_{HC} で制御されるトランジスタM6によりリセットされる。なお、各光電変換部に対応して、信号蓄積用の容量、ノイズ蓄積用の容量、容量切替え用のトランジスタ、および信号出力用のトランジスタをそれぞれ設けて、ノイズ除去されたR、G、B信号を同時に出力することも可能である。

【0081】図10に上記撮像装置の全体構成図を示す。各光電変換セルのリセット、ノイズ・信号読み出し、光電変換の制御は垂直シフトレジスタ（V・SR）15によって行われ、ノイズ除去・信号蓄積構成部100、200、300からなるノイズ除去・メモリ部14の制御は水平シフトレジスタ（H・SR）13によって行われ、アンプ10で信号が増幅され、AGC11、A/Dコンバータ12を経てデジタル信号に変換される。タイミングジェネレータ16は垂直シフトレジスタ（V・SR）15、水平シフトレジスタ（H・SR）13、アンプ10、AGC11、A/Dコンバータ12の動作を制御する。17は行列状に光電変換セルが配置された撮像素子部である。

【0082】図11に撮像システム概略図を示す。同図に示すように、光学系71、絞り80を通して入射した画像光はCMOSセンサー72上に結像する。CMOSセンサー72上に配置されている画素アレーによって光情報は電気信号へと変換され、ノイズ除去されて出力される。その出力信号は信号処理回路73によって予め決められた方法によって信号変換処理され、出力される。信号処理された信号は、記録系、通信系74により情報記録装置により記録、あるいは情報転送される。記録、あるいは転送された信号は再生系77により再生される。絞り80、CMOSセンサー72、信号処理回路73はタイミング制御回路75により制御され、光学系71、タイミング制御回路75、記録系・通信系74、再

生系77はシステムコントロール回路76により制御される。

【0083】

【発明の効果】以上説明したように、本発明によれば、人間の眼の特性に適した撮像装置を容易に実現できる。また高い色調を有し、熱雑音に強く、耐光性に優れ、銀塩フィルムの有するS字特性に似た特性も容易に得ることができる。

【図面の簡単な説明】

10 【図1】本発明の原理を説明するための等価回路図である。

【図2】本発明の撮像装置の一実施例である、4画素毎に共通アンプを有するCMOSセンサの単位セルの等価回路図である。

【図3】本発明の実施例の光電変換特性を示す特性図である。

【図4】本発明の実施例の光電変換特性を示す特性図である。

20 【図5】本発明の実施例の単位セルの概略断面図である。

【図6】本発明の更なる他の実施例である、4画素毎に共通アンプを有するCMOSセンサの単位セルの等価回路図である。

【図7】CMOSセンサの一画素の構成を示す等価回路図である。

【図8】4画素で増幅手段（アンプ）を共有した撮像装置の単位セルの等価回路図である。

【図9】単位セル及び信号読み出し回路の概略的構成図である。

30 【図10】撮像装置の全体構成図を示す概略的構成図である。

【図11】撮像システムを示す概略的構成図である。

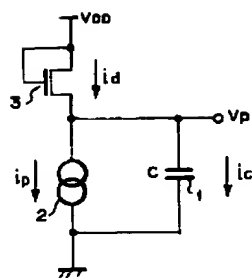
【符号の説明】

1 容量
2 定電流源
3 負荷MOSFET

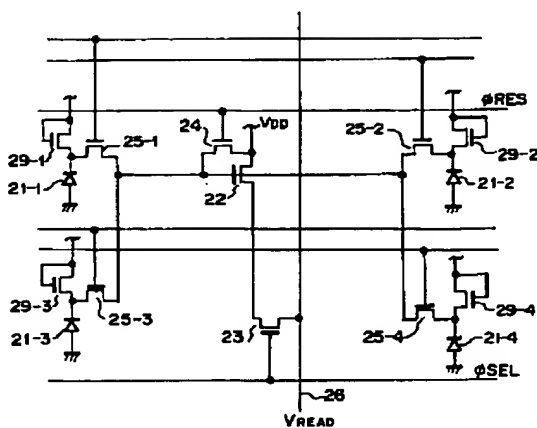
51 基板
52 pウェル
53 酸化膜
54 n^+ 拡散層
55 n^+ 拡散層
56 ゲート電極
57 配線
58 遮光膜

21, 61, 101, 111 ホトダイオード
22, 62, 102, 112 ソースフォロワアンプ
23, 63, 103, 113 選択MOSFET
24, 104, 114 リセットMOSFET
25, 65, 115 転送ゲート
26, 66, 116 出力線

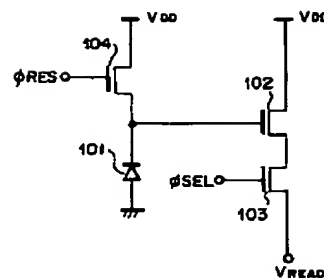
【図1】



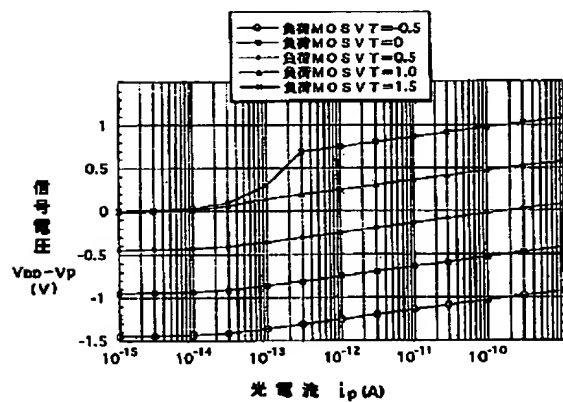
【図2】



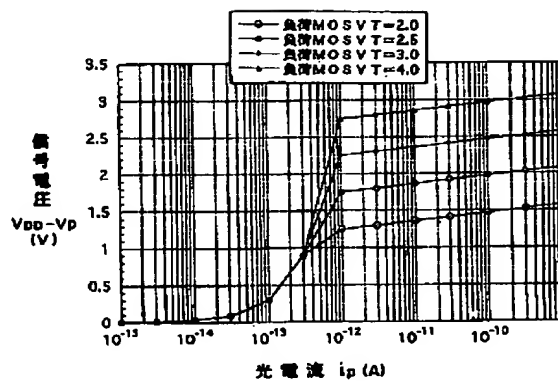
【図7】



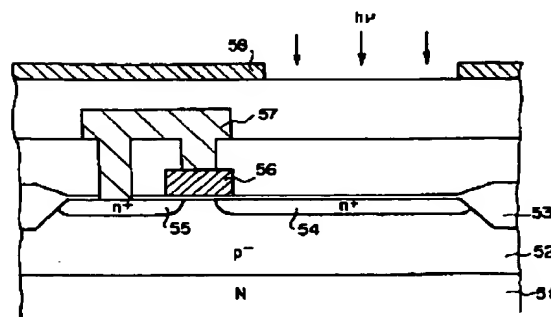
【図3】



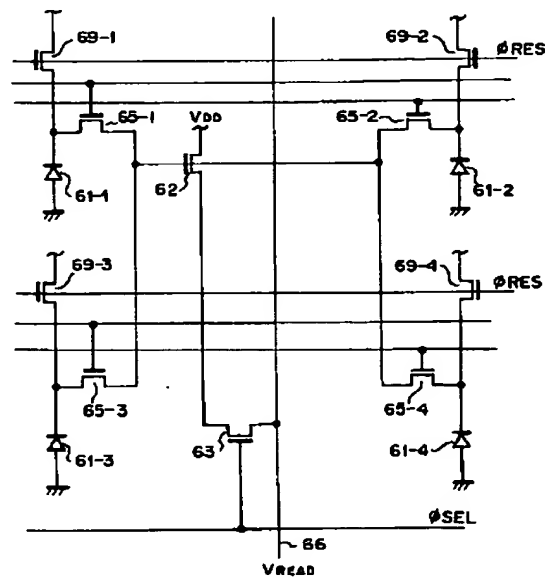
【図4】



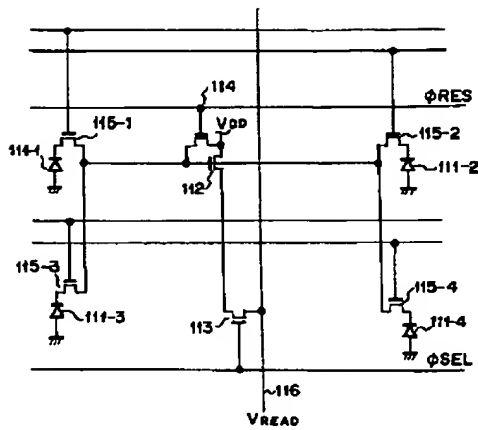
【図5】



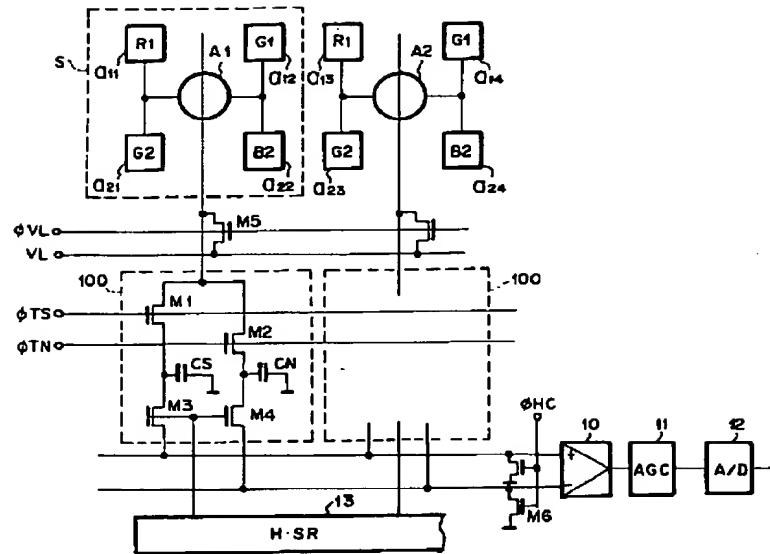
【図6】



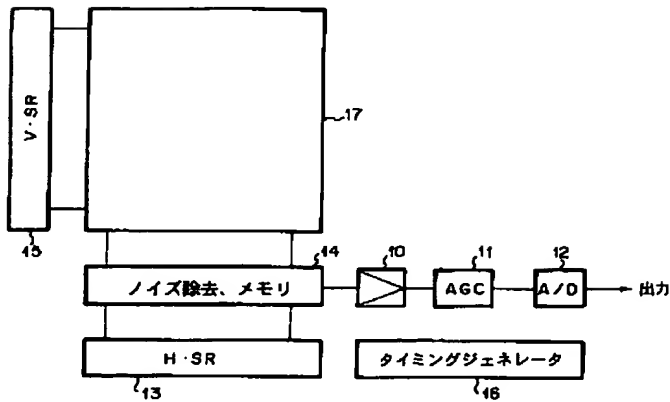
【図8】



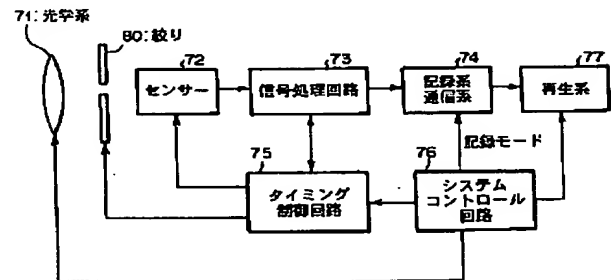
【図9】



【図10】



【図11】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.